



公 共 金 庫 出 産

# 特 許 願 (1)

昭和48年4月16日

特許庁長官 殿

1 発明の名称 **バイポーラ信号列の伝送路符号変換方式**

2 発明者

神奈川県横浜市中区1丁目2356番地  
日本電信電話公社横浜電気通信研究所内  
**川 上 正 義**  
(外1名)

3 特許出願人

東京都千代田区千代田1丁目1番6号  
422 日本電信電話公社  
代表者 末 沢 謙

4 代 理 人

東京都新宿区百人町一丁目19番13号(浅川ビル)  
TEL 東京 (363) 0580  
6615 弁護士 草 野 卓

5 添附書類の目録

- |             |     |
|-------------|-----|
| (1) 明 細 書   | 1 通 |
| (2) 図 面     | 1 通 |
| (3) 委 任 状   | 1 通 |
| (4) 出願書全請求書 | 1 通 |

明 細 書

1. 発明の名称

伝送路符号変換方式

2. 特許請求の範囲

バイポーラ信号列として伝送する系において、上記バイポーラ信号列中の“0”符号の連続を監視し、“0”連続数があらかじめ定められた値に達した時、これを検出してその“0”連続の最後部にバイポーラ符号列を置す1個または複数個の“1”符号を強制挿入し、受信側では、受信バイポーラ信号列中における上記あらかじめ定められた“0”連続と、符号変換則の違反とをそれぞれ検出し、これ等両検出力にて上記受信信号列より送信側で強制挿入された“1”符号を除去して原信号列を得ることを特徴とする伝送路符号変換方式。

3. 発明の詳細な説明

本発明はバイポーラ信号列の伝送においてタイミング情報が確保でき、かつ伝送路誤りの影響も少ない伝送路符号に変換する方式に関する。

再生中継を行ない、ベースバンドのデジタル

① 日本国特許庁

## 公開特許公報

① 特開昭 49 - 131007

④ 公開日 昭49.(1974)12.16

② 特願昭 48 - 42792

② 出願日 昭48.(1973)4.16

審査請求 有 (全5頁)

庁内整理番号

⑤ 日本分類

7240 53

96MA1

6238 53

98(F)F3

6549 53

96ME2

伝送においては、中継器用の直流給電電流を、信号と同一の伝送路を用いて伝送するのが常である。このため信号の伝送符号形式としては、伝送断効果の少ない平衡符号であることが要求される。平衡符号の代表的なものにバイポーラ符号があり、PCM伝送路に広く用いられているが、この符号は入力情報によつては多数個の“0”符号(スペース)が連続することがあり、この時再生中継器のタイミング情報が失われまいという唯一の欠点を有している。この欠点を補なう符号としてB6ZS、HDB<sub>3</sub>、CHDB<sub>3</sub>などが提案されている。これらはいずれもバイポーラ符号を基本にしており、一定数の“0”連続の代りに“1”を含む数ビットよりなる特定の符号パターンを挿入し、受信側でこのパターンを検出して挿入符号を除去するという方式である。そのB6ZSは挿入パターンが複雑なため符号変換回路が大規模になるという欠点があり、またHDB<sub>3</sub>、CHDB<sub>3</sub>はバイポーラ則を留して特定符号パターンが挿入され、伝送誤りによりこの特定符号パターンが生じたりするため、上記挿入特定符号

BEST AVAILABLE COPY

はバイポーラ則を冒して行なわれ、これ等のためバイポーラ則の監視による誤りの監視では正確な誤り率が得られないという欠点があつた。それはこれらの変換の行なわれる確率が伝送される情報の種類によりまちまちになるからである。

またこれら従来の方式は比較的小数の“0”連続に対して特定符号挿入が行なわれるため、符号挿入の機会が多く、伝送路誤りのための復号誤りの割合も多く、かつ、挿入による直流平衡がくずれないように複雑な符号や、又は挿入法をとる必要があつた。さらに挿入パターンに複数個の“1”符号マークを含むため1ビットの伝送路誤りが復号誤りによつて数ビットの誤りを生じるといふ欠点があつた。

以上の各符号の他にタイミング情報の確保が可能なものにPSTがあるが、これは複数ビット(ブロック)のパルスパターンをこれと同一ビットの多値レベルと対応させ、その場合“0”が連続しない様にするもので、復号のためにブロック同期を必要とするため変換回路が大規模になるとい

う欠点があつた。

本発明は上記諸方式のもつ欠点を解決するため回路規模の縮小を図り、かつ比較的多数の“0”連続に対して符号変換を行なうことにより変換回数を減少させ、さらに“0”連続カウンタと挿入パルスのバイポーラ則違反の両方を復号に用いることによつて伝送路誤りの影響を少なくすること、および動作中の正確な誤り監視が容易であることを特徴としている。

以下、“0”連続数Nに対し本発明の符号変換を行なう場合を例として図面を用いて詳細に説明する。

第1図は本発明の符号変換方式を実現する送信機回路の構成例であり、第2図はその各部の動作波形図である。

まずNRZ入力信号11は極性反転ゲート101にて極性反転され、その出力信号12はサンプリングゲート102でクロック信号13により打抜かれる。この複本化された信号14はN-1ビットのゼロカウンタ103に送られる。今、第2図

に示すようにN-1ビット以上の“0”連続が入力信号11として加わると、カウンタ103はN-1ビット計数した後出力15を送出し、次のカウンタに移る。この出力15は第Nビット相当位置で入力信号の反転信号12とANDゲート104で論理積がとられ、この論理出力16は入力信号11と共にORゲート105に送られる。したがつて入力信号11にNビットの“0”連続が存在するとORゲート105で第Nビット目に強制的に“1”が挿入される信号17が得られる。この信号17はユニポーラ-バイポーラ(U/B)変換回路106の正および負極性パルス発生ゲート107、108に送られると同時に交互極性反転のためのフリップフロップ109にもゲート110を通じて送られる。フリップフロップ110にはクロック信号13及びANDゲート104の出力信号18も供給され、この信号16にてゲート110は禁止される。このため第Nビット目に挿入された“1”符号Pだけはバイポーラ則を冒すことになり、その他のバイポーラの正負の信号21、22がゲ-

ート107、108から伝送路への送出回路へ送られる。なお入力信号11はカウンタ103のリセット端子111に直接供給されており、“0”連続がN-1ビットに達しない場合には信号11に“1”が発生するたびにカウンタ103はリセットされる。以上が送信機動作である。

第3図は符号変換回路受信部の構成例、第4図はその各部の動作波形図である。受信したバイポーラ信号31は、バイポーラ-ユニポーラ(B/U)変換回路201でユニポーラ信号32に変換されると同時に、回路202でバイポーラ則の誤りが検出される。ユニポーラ信号32は送信側と同様に極性反転ゲート203で極性反転され、その出力信号33はサンプリングでクロック信号34により複本化され、その複本化出力35はN-1ビットカウンタ205に送られる。カウンタ205は入力35をN-1ビットカウントすると出力36を送出し、次のカウントに移る。この出力36は第Nビット相当位置でバイポーラ則誤り検出回路202の出力37とゲート206でANDがとら

れる。この出力38はユニポーラ信号32を禁止するゲート207に送られる。したがって送信側でNビットの“0”連続に対し、第Nビット目に強制挿入されたバイポーラ則を意味する“1”符号 $P_c$ は禁止ゲート207で除去され、原信号39（第2図の入力信号11）が再生される。カウンタ205は信号32の“1”符号でリセットされることは送信側と同様である。

上述したように、この発明によれば受信側でバイポーラ則の監視のみならず、予め決められた“0”連続数を計数して検出することの両者により挿入パルス $P_c$ の除去を行なっているため確実な動作が期待できる。第1図のU/B変換回路108、第3図のB/U変換回路201は本来バイポーラ伝送に必要のものであり、また第3図のバイポーラ誤り検出回路202もバイポーラ伝送の誤り監視に用いられるものであり、特にこの発明符号変換方式のために設けた機能ではなく、本発明による符号変換方式は送受信回路ともN-1ビットのカウントとわずかな数の論理ゲートを付加するのみ

“1”を挿入する機会が著しく少なく、この“1”の挿入による伝導遮断効果、即ち直流不平衡は無視しうるものとなる。しかも第Nビット目に強制挿入を行なった後は挿入パルス $P_c$ を基点にバイポーラ則に従い、挿入パルスの影響が後続パルス列に及ぶことは防止されている。このため、第4図の信号31から利用するように挿入パルス $P_c$ を除いた信号列はバイポーラ則を満足し、通常のバイポーラ誤り検出回路202で容易に伝送路の監視を行なうことができる。ただしNビットの“0”連続に対する強制挿入パルス $P_c$ を検出した時には、このためのバイポーラ誤りは伝送路誤りとししない操作が必要である。このバイポーラ則監視は伝送路上のすべてのパルスに対して行なわれるので精度のよい誤り率測定が可能である。

なお、比較的小数の“0”連続Nに対して本符号変換を行なう時、あるいは挿入パルスの直流バランスにも完全性を期する場合に、例えば第5図に示すように第N-1ビット目および第Nビット目に逆性の異なる2ビットのパルス $P_{c1}$ ,  $P_{c2}$ を挿

特開 昭49-131007(3)  
で実現することができる。これは挿入パターンが非常に簡単なため、挿入パルスの発生、その挿入、更に除去が簡略化されるからである。また“0”カウンタに通常の分周カウンタを使用すればNを増加させても規模の増加は微小に抑えることができる。

伝送特性の面からは、従来はタイミング情報が失われることなく確実にタイミング抽出が行なわれるように“0”が4ビット、或いは6ビット連続すると特定符号を挿入しており、このため挿入回数が比較的多くなり、よつてこの挿入により直流バランスがくずれないように「挿入符号の直流バランスを保つための操作」を行なっていた。このため複雑な操作や複雑な符号が使用された。しかし実用上は例えば“0”が60ビットも連続してもタイミング抽出が可能であり、よつて安全を見込んで“0”連続が16ビット以上と比較的長い場合にのみ、“1”を挿入すればよいことが認められた。従つてこの発明方式においてはNとして大きな値を対象にし、例えばN=20程度にとれば

入すればよい。

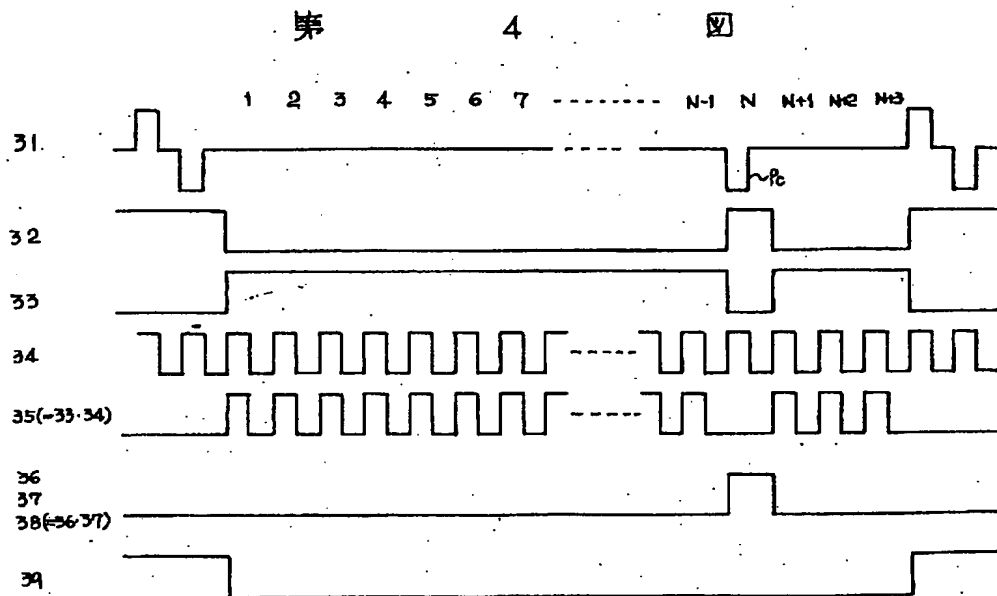
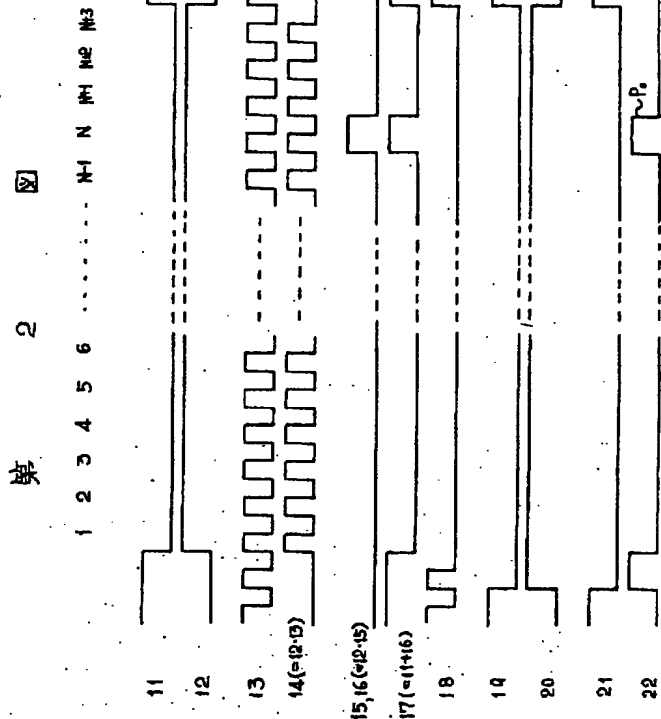
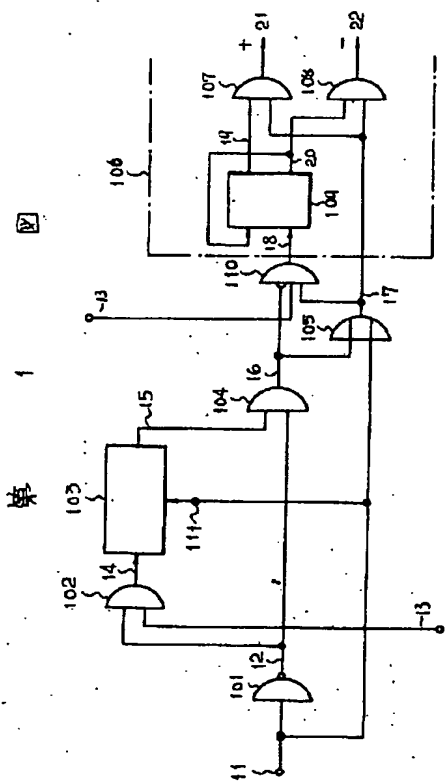
以上説明したように本発明方式では“0”連続に対する挿入パターンが非常に簡単なため、符号変換回路が小規模になりかつ回路監視も容易であるという利点がある。また、比較的多数の“0”連続に対して変換を行なうため変換回数が少なくなり、受信側ではこの“0”連続と挿入パルスのバイポーラ則誤りの論理積をとつて復号を行なうため伝送路の誤りの影響をうけにくいという利点がある。

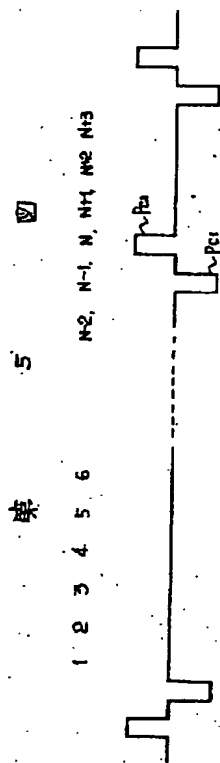
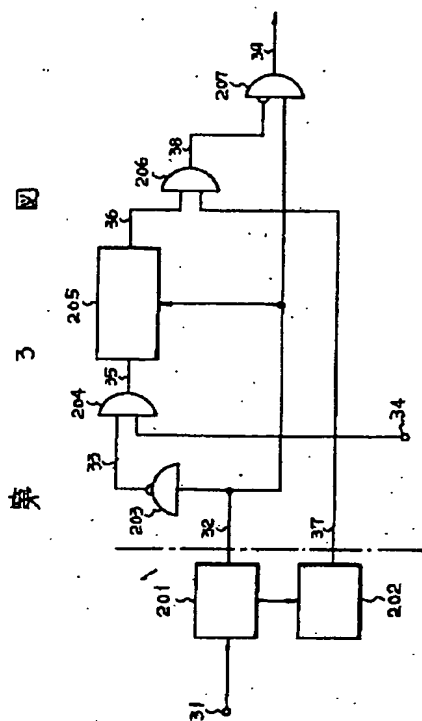
#### 4. 図面の簡単な説明

第1図は本発明の符号変換方式の送信側回路の例を示すブロック図、第2図は第1図の回路にN+3ビットの“0”連続信号が供給された場合の第1図各部のタイムチャート、第3図は本発明符号変換方式の受信側の一例を示すブロック図、第4図は第3図各部のタイムチャート、第5図は本発明符号変換方式の例の例における挿入パターンを示す波形図である。

特許出願人 日本電信電話公社  
代理人 草野 卓

特開 昭49-131007(4)





6 前記以外の発明者

神奈川県横浜市西区 1 丁目 2356 番地  
日本電信電話公社電気通信研究所内  
研究課 第 2 課

特開 昭49-131007(5)

BEST AVAILABLE COPY